



プレスリリース

2014 年 10 月 21 日

## ザイリンクス、Zynq-7000 All Programmable SoC の生産性向上に向けて Vivado Design Suite 2014.3、SDK および 新しい UltraFast エンベデッド設計手法ガイドを提供

### Vivado HLS (高位合成) と Vivado IP Integrator の機能も新たに強化

ザイリンクス社 (本社 : 米国カリフォルニア州サンノゼ、NASDAQ : XLNX) は 10 月 8 日 (米国時間)、プログラマブル業界唯一の SoC 向け設計環境である [Vivado® Design Suite 2014.3](#)、ソフトウェア開発キット (SDK) および新しい UltraFast™ エンベデッド設計手法ガイドにより、Zynq®-7000 All Programmable SoC の生産性が大きく向上すると発表した。このリリースには、Vivado HLS (高位合成) および Vivado IP Integrator の機能強化、また、性能のモニタリング機能および可視化機能という SDK における機能追加が含まれる。機能強化された Vivado Design Suite 2014.3 および SDK と UltraFast エンベデッド設計手法ガイドとを組み合わせることで、生産性が 10 倍以上に向上することが実証されている。

**インプリメンテーションと検証にかかる時間を短縮** : Vivado HLS の機能強化には、C 言語ベースの合成結果の品質向上および AMBA AXI-4 インターフェイスの自動推論における機能強化が含まれる。これらの機能強化により、統合のための時間を短縮するとともに品質を高める。Vivado HLS を使用することで、C アルゴリズムの仕様から直接 IP を生成および検証でき、RTL シミュレーションより数桁高速な、手作業でコーディングした RTL および検証に匹敵する設計を短時間で実現できる。Vivado HLS は 1,000 人以上の設計者に活用されており、ハードウェアをインプリメント可能なソフトウェア ライブラリもサポートしている。これらのライブラリは、発展を続けるザイリンクスのエコシステムによって提供される。強化された Vivado Design Suite 2014.3 は 40 以上の OpenCV 機能をサポートしており、この OpenCV 機能は、[Xilinx Technology Ventures](#) の投資企業でありアライアンス メンバーである [Auviz Systems](#) から入手可能である。

**統合のための時間を短縮** : Vivado IP Integrator の機能強化としては、ストリーミングとメモリ マップ方式 AXI インターコネクととの間の接続の自動化があり、これにより Zynq SoC ベース システムへの IP の統合が容易に可能となる。また、Vivado IP Integrator の新機能としては、ザイリンクス プレミア アライアンス メンバー IP のためのプッシュボタン方式の評価依頼機能がある。Vivado 2014.3 では新たに、評価用の Xylon logicBRICKS IP コアが追加されており、他のアライアンス メンバー IP も今後のリリースで追加される予定である。新しい logicBRICKS IP では、高効率の画像および映像処理 IP の迅速な評価が可能となり、Vivado IP カタログのさらなる拡充をもたらしている。

**システム設計およびソフトウェア開発期間を短縮** : またザイリンクスは、ソフトウェア開発キット (SDK) を拡張し、リアルタイムのインシステム計装と性能可視化の機能を追加した。これにより、システム性能のボトルネックを速やかに発見し、仮定したシナリオを迅速に実行できる。Xilinx® SDK 2014.3 には、FPGA ファブリック上で動作するコンフィ

ギューレーション可能な AXI トラフィック ジェネレーターが含まれており、開発サイクルの初期段階でのエンベデッドソフトウェアの開発が可能である。

**UltraFast エンベデッド設計手法ガイド** : Vivado の UltraFast 設計手法を補足するために、ザイリンクスは「UltraFast エンベデッド設計手法ガイド」(UG1046) を導入している。この新しいガイドは、システム アーキテクトやソフトウェア エンジニア、ハードウェア設計者などの設計チームに対して、予測できる成功例のベスト プラクティスを提供し、Zynq All Programmable SoC を活用したエンベデッド システムの生産性を向上させる。

## 供給体制

Vivado Design Suite 2014.3 は、ザイリンクスの 7 シリーズ、Zynq All Programmable SoC、UltraScale™ デバイスをサポートしており、現在入手可能である。Vivado と Xilinx SDK は [japan.xilinx.com/download](http://japan.xilinx.com/download) からすぐにダウンロード可能である。詳細は、[Vivado 2014.3 の新機能](#)をご覧ください、また [トレーニング](#) にサインアップしていただきたい。加えて、[UltraFast 設計手法](#) と Vivado Design Suite をベースとする[ターゲット リファレンス デザイン](#)を利用すれば、生産性を大幅に向上できる。

## ザイリンクスについて

ザイリンクスは、All Programmable FPGA および SoC、3D IC の世界的なリーディング プロバイダーである。業界をリードするこれらデバイスを次世代設計環境および IP とともに提供することで、プログラマブル ロジックからプログラマブル システム インテグレーションまで、幅広いユーザー ニーズに応える。詳しい情報は、ウェブサイト [japan.xilinx.com](http://japan.xilinx.com) で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Zynq、Vivado、UltraFast、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング部 神保 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/index.htm>
- プレスリリース (日本語) : [http://japan.xilinx.com/japan/j\\_prs\\_rls/](http://japan.xilinx.com/japan/j_prs_rls/)
- このリリースの全文は次の URL を参照のこと :  
[http://japan.xilinx.com/japan/j\\_prs\\_rls/2014/tools/vivado-design-suite-2014-3.htm](http://japan.xilinx.com/japan/j_prs_rls/2014/tools/vivado-design-suite-2014-3.htm)