

ザイリックス、1GHz 動作を実現する Zynq-7000 All Programmable SoC を発表

業界唯一の All Programmable SoC ファミリーに、
より高速なプロセッサ動作周波数とより小型のパッケージを追加

ザイリックス社（本社：米国カリフォルニア州サンノゼ、NASDAQ：XLNX）は2012年8月8日（米国時間）、Zynq™-7000 All Programmable SoC ファミリーの最大処理性能を1GHzに増大させたことに加えて、より優れたシステム性能やプログラマブルシステムの統合を実現する、さらに小型のフォームファクターパッケージの提供を発表した。こういった強化により、医療や航空宇宙/防衛の市場で採用される数多くの高性能な画像およびグラフィックス処理アプリケーション、さらには有線/無線機器を対象とした演算負荷の高いシステムなどで、それらのシステム価値をさらに高められる。Zynq-7000 All Programmable SoC ファミリーは、ハードウェア、ソフトウェア、そしてI/Oが密接に統合された業界初の‘All Programmable’デバイスファミリーである。

Rohde & Schwarz社のハードウェア担当プロジェクトリーダーであるマシアスゲルツ（Mathias Goertz）氏は次のように述べる。「ソフトウェアとハードウェアがこれまで以上に緊密に統合されたZynqを当社の計測機器に使用することで、物理的なソリューションだけでなく、システムも非常にコンパクト化できます。特に、FPGAと、業界標準のプロセッシングサブシステム間の帯域幅が大幅に向上したことで、当社のプロセッシングおよびシステム開発は加速し、諸機能をプロセッサからプログラマブルロジックへ適宜簡単に移動させることができた点を高く評価しています」

この新しい1GHzのプロセッサ動作（最大規模に該当する2つのZynq-7000デバイスの初期仕様と比較して25%増加）によって、Zynq-7000ファミリーはこれまで予想されてきた以上に多数のアプリケーションのパフォーマンス要件を満たすことが可能になる。特に、シングルチップで高度なプロセッシング能力が求められる、負荷の大きい画像および信号処理が含まれるシステムなどがこのようなアプリケーションに該当する。プロセッシング要件を満たすために複数のチップを使用していたユーザーは、ARMプロセッシングサブシステムとプログラマブルロジックの密接な統合の結果もたらされる、より優れたパフォーマンス、より低い消費電力によってアプリケーションを最適化しながらBOM（システムコスト）を削減できる。

ザイリックスのプロセッシングソリューション担当バイスプレジデントであるヴィジャラジャゴパラン（Vidya Rajagopalan）は、「1GHzで動作するプロセッササブシステムと、密結合されたプログラマブルロジックでのアクセラレーション機能を組み合わせることで、Zynq-7000 All Programmable SoCは、多くの場合で他社の提供するより高いプロセッサ周波数で動作するデュアルコアソリューションを上回る効果を得られ、かつ、低消費電力を実現します」と説明する。「Zynq-7000ファミリーが1GHz動作という高い性能を実現できた要因として、弊社が28nm世代の全ラインナップで選択した、低消費電力でかつ高性能が得られるTSMCの28nm HPLプロセスがあります」

ザイリックスのAll Programmable SoCとしての別の大きなニュースは、アーリーアクセスプログラム参加ユーザーへの最初のZynq-7045デバイスの出荷開始である。

OmniTekのプレジデントであるマイクホドソン（Mike Hodson）は、次のように述べる。「私たちは最初のZynq-7045デバイスを受け取り、Zynqファミリーでのザイリックスの実現力に感銘をうけています。1つのチップにプロ

セッサとプログラマブル ロジックを統合したソリューションは、従来の2チップ構成のデザインに対して消費電力削減、基板サイズの削減、そしてシステムパフォーマンスの向上という点で非常に大きな利点です」

また、同社マネージングダイレクターのロジャー フォーセット (Roger Fawcett) は、「1GHzでのARMプロセッシングシステムの動作は、複数の音声コーデックや他のリアルタイムプロセス処理と同時に、ビデオプロセッシング GUI を実行させる処理能力の余裕をもたらします。また、12.5Gbps で動作するトランシーバは、Video over IP で10Gイーサネットに収容する8チャンネル分のSDIビデオ信号の処理を可能にします」と述べる。

そして、同社ソフトウェアダイレクターであるリチャード デイビス (Richard Davies) は、「我々の開発効率を加速したカギは、既存のソフトウェア資産を 業界標準の Eclipse IDE を使用したザイリンクスの SDK (Software Development Kit) を通して Zynq に移植できたことでした」と付け加える。

1GHz の最大周波数を誇る ARM® デュアルコア Cortex™-A9 MPCore™ プロセッシング システムに加え、Zynq-7045 デバイスは、500 万以上の ASIC ゲート数相当のロジック(35 万ロジック セル)、16 個の 12.5Gbps シリアル トランシーバ、そして最大で 1334 GMACS の DSP パフォーマンスを提供する、ザイリンクスの All Programmable SoC の中で最大規模のファミリー メンバーである。このデバイスは、PCIe Gen 2 x8 ハード ブロック または PCIe x8 Gen3 ソフト IP コアに加え、DDR モードで 1.6Gb/s LVDS インターフェイスをサポートし、かつ、最大 1866Mb/s の DDR3 メモリ インターフェイスをサポートする SelectIO テクノロジーを提供することで、プログラマブル システムの統合をさらにもう一步先に進める。

Zynq-7010 デバイス向けにさらに小型のフォーム ファクター パッケージを追加

ザイリンクスは、Zynq-7020 および Zynq-7010 デバイス向け CLG225 パッケージ (13 x 13mm の小型パッケージ) の追加についても発表した。これにより、産業向けモーター制御や画像処理、カメラ ベースのドライバー アシスタンス システム、携帯型の医療用画像処理装置、そしてさまざまな民生機器など、物理的な大きさに厳しい制約があるアプリケーションに対してプログラマブル システムでのシステム統合によりサポートする。

供給体制

Zynq-7045 デバイスは現在、アーリー アクセス プログラムの参加ユーザーの一部に対して出荷を開始している。次の四半期にはさらに多くのユーザーに提供される予定である。Zynq-7020 デバイスは 2011 年 12 月から出荷されている。ユーザーはすでに発注することができ、最新のザイリンクス ISE Design Suite 14.2 で設計を開始することができる。ユーザーは、また、ザイリンクスやザイリンクスアライアンスプログラムメンバーから提供されているさまざまな OS や開発ツール、開発プラットフォームを用いて、ソフトウェア開発を始めることも可能である。詳細は、<http://japan.xilinx.com/zynq> を参照されたい。

ザイリンクスについて

ザイリンクスは、All Programmable FPGA および SoC、3D IC の世界的なリーディング プロバイダーである。業界をリードするこれらデバイスや次世代設計環境および IP と共に提供することで、プログラマブル ロジックからプログラマブル システム インテグレーションまで、幅広いユーザー ニーズに応える。詳しい情報は、ウェブサイト japan.xilinx.com で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Zynq、Vivado、SelectIO、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。ARM、Cortex、MPCore は EU およびその他の国での ARM の登録商標および商標です。PCI PCIe、PCI Express は PCI-SIG の登録商標および商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング本部 神保 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のサイリンクス株式会社ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/>
- プレスリリース (日本語) : http://japan.xilinx.com/japan/j_prs_rls/
- このリリースの全文は次の URL を参照のこと :
http://japan.xilinx.com/japan/j_prs_rls/2012/soc/zynq-7000-processing-performance-1ghz.htm