



プレスリリース

2013 年 4 月 4 日

ザイリンクス、業界初の IP インテグレータと C/C++による高位合成が可能な SoC 設計ツール Vivado Design Suite の新バージョンを発表

インテグレーションとシステム レベル デザインに要する期間を短縮し
All Programmable デザインによる生産性を向上

ザイリンクス社(本社：米国カリフォルニア州サンノゼ、NASDAQ：XLNX)は 4 月 3 日 (米国時間)、プログラマブル業界初の SoC 強化デザイン スイートである Vivado™ Design Suite のメジャーバージョンアップの一部として、生産性向上に向けた 2 つの大きな進歩を発表した。Vivado Design Suite 2013.1 リリースは、IP を中核とする新しいデザイン環境によりシステム インテグレーションに要する期間を短縮するとともに、C/C++ によるシステム レベル デザインと高位合成 (HLS) を加速するライブラリを幅広く提供する。

IP の創造とインテグレーションに要する期間を短縮

高度に統合された複雑なデザインを All Programmable FPGA デバイス上でより短期間に構築できるよう、ザイリンクスは Vivado IP インテグレータ (IPI) のアーリー アクセス リリースを提供してきた。Vivado IPI により、RTL やザイリンクスの IP、サードパーティ IP、C/C++ 合成 IP のインテグレーションを加速することが可能になる。Vivado IPI は ARM® AXI インターコネクトや IP-XACT の IP パッケージング メタデータといった業界標準に基づいており、ザイリンクスの All Programmable ソリューションに最適化されたデザインを、妥当性を検証しながらインテリジェントに組み立てることができる。Vivado Design Suite 上に開発された IP インテグレータは、所定のデバイスとプラットフォームに特化したインタラクティブでグラフィカルかつスクリプト利用可能な環境であり、IP に対応した自動 AXI インターコネクトやワンクリック IP サブシステム生成、リアルタイム DRC、インターフェイス変更、強力なデバッグ機能などをサポートする。これにより Zynq™-7000 All Programmable SoC をターゲットとするエンベデッド デザインチームは、デュアルコア ARM プロセッシング システムとハイ パフォーマンス FPGA ファブリックとをターゲットとするソフトウェアおよびハードウェア IP の検索、再利用、インテグレーションをより迅速に行えるようになった。

Atomic Rules LLC の CTO であるシェプ シーゲル (Shep Siegel)氏は、「すでに Vivado は、リコンフィギュレーション可能なコンピューティング プラットフォームやアプリケーションの開発で当社の生産性を飛躍的に向上させてくれました。Vivado IPI と 7 シリーズ シリコンの組み合わせによって、開発スケジュールを加速することが可能になったのです。わが社の顧客のニーズに対応するため、ザイリンクスがシリコンとデザイン フローの両面で提供してくれるイノベーションに感銘を受けています」と述べている。

IP Integrator の詳細についてはオンラインデモが公開されているので、japan.xilinx.com/vivado を参照されたい。

システム レベル デザインを加速するライブラリ

C/C++ によるシステム レベル デザインと高位合成 (HLS) を加速するため、ザイリンクスは Vivado HLS ライブラリを拡張し、業界標準の浮動小数点 `math.h` 演算とリアルタイム ビデオ プロセッシング機能に対応させた。現在 Vivado HLS を評価している 350 以上のアクティブ ユーザーと 1,000 社を超える顧客は、デュアルコア ARM プロセッシング システム上で動作するエンベデッド ビジョン向け OpenCV 環境に統合されたビデオ プロセッシング機能を直ちに利用できるようになる。その結果、ハードウェア アクセラレーションによって既存の C/C++ アルゴリズムと比べパフォーマンスを最高 100 倍も向上させたソリューションが実現する。Vivado HLS は同時に、システムの検証とインプリメンテーションに要する時間を RTL デザイン エントリー フローと比べて 最高で 100 倍加速する。これにより、Zynq-7000 All Programmable SoC をターゲットとするデザイン チームがデュアルコア ARM プロセッシング システム向けの C/C++ コードをより短期間で開発できるだけでなく、演算集約的な機能もハイ パフォーマンス FPGA ファブリックによって自動的に加速される。

ザイリンクスが Vivado Design Suite によってどのようにして一世代先を進み続けているかについて詳しくは、japan.xilinx.com/vivado を参照されたい。

供給体制

Vivado Design Suite 2013.1 は japan.xilinx.com/download からすぐにダウンロードできる。IP インテグレータと、Zynq-7000 All Programmable SoC に対応した新しい Vivado Design Suite については、販売代理店に連絡されたい。Vivado Design Suite にサインアップするか、またはオンライン [トレーニング](#) をご覧になり、また Vivado Design Suite をベースとした[ターゲット リファレンス デザイン](#)を活用することで、生産性を飛躍的に向上させることが可能である。

ザイリンクスについて

ザイリンクスは、All Programmable FPGA および SoC、3D IC の世界的なリーディング プロバイダーである。業界をリードするこれらデバイスを次世代設計環境および IP と共に提供することで、プログラマブル ロジックからプログラマブル システム インテグレーションまで、幅広いユーザー ニーズに応える。詳しい情報は、ウェブサイト japan.xilinx.com で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Zynq、Vivado、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。ARM は EU およびその他の国での ARM の登録商標および商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング本部 神保 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/index.htm>
- プレスリリース (日本語) : http://japan.xilinx.com/japan/j_prs_rls/
- このリリースの全文は次の URL を参照のこと :
http://japan.xilinx.com/japan/j_prs_rls/2013/software/vivado-design-suite_2013-1.htm