



プレスリリース  
2013年5月29日

## ザイリンクスと TSMC、TSMC の 16 ナノメートル FinFET プロセスで 市場投入までの期間を最も短く出来る最高性能の FPGA を開発へ

ザイリンクスの「FinFast」プログラムにより  
2013年にテストチップ、2014年に最初の製品を出荷予定

ザイリンクス社 (本社：米国カリフォルニア州サンノゼ、NASDAQ：XLNX) と TSMC 社 (TWSE: 2330、NYSE: TSM) は 5 月 29 日 (米国時間)、両社共同で市場投入までの期間が最も短かつ最も高性能な FPGA を TSMC 社の 16 ナノメートル FinFET プロセス (16FinFET) で開発すると発表した。このプログラムをザイリンクスは「FinFast」と呼んでいる。両社は「ワンチーム」アプローチの一環としてプログラム専用リソースを提供しており、ザイリンクスの UltraScale™ アーキテクチャによって FinFET プロセスを同時最適化するために協力する。このプログラムにより、2013 年中に 16FinFET テストチップを、2014 年に最初の製品を完成させる。

ザイリンクスと TSMC 両社は、最高水準の 3D IC システム インテグレーションとシステムレベル パフォーマンスの実現を目指し、TSMC 社の CoWoS 3D IC 製造フローの活用にも取り組んでいる。このコラボレーションによる製品は後日発表される。

ザイリンクスの社長兼 CEO であるモーシェ ガブリエロフ (Moshe Gavrielov) は、「これまでいくつもの先進的テクノロジーがザイリンクスにリーダーシップをもたらしてくれたのと同様、16 ナノメートルにおける TSMC 社との『FinFast』コラボレーションも同じ成果をあげてくれると強く確信しています。TSMC 社は、プロセス テクノロジーをはじめ、デザインの実現、サービス、サポート、品質、成果の達成に至るまで、あらゆる面でファンドリーのリーダーだと考えているからです」と述べている。

TSMC 社のチェアマン&CEO であるモリス・チャンは、「ザイリンクスと協力し、業界で最もハイ パフォーマンスかつ最も高集積なプログラマブル デバイスを短期間でマーケットに投入できるよう取り組んでいます。両社が力を合わせて世界最高水準のプロダクトを開発し、TSMC の 20SoC テクノロジーに基づく製品を 2013 年中に、そして 16 FinFET テクノロジーに基づく製品を 2014 年に提供できるでしょう」と述べている。

TSMC 社は最近、同社の 16FinFET プロセスの製造スケジュールを前倒しし、2013 年に開始すると発表した。ザイリンクスと TSMC 社はコラボレーションにあたり、この前倒しされたスケジュールに加え、TSMC 社の 16 FinFET テクノロジーが持つ高度なパフォーマンスと省電力能力を全面的に活用する。

ザイリンクスは、28HPL および 20SoC プロセスの開発時と同じように、ハイエンド FPGA の要件を FinFET 開発プロセスに導入するために TSMC 社と協力してきた。最高の結果を得るため、TSMC 社のプロセス テクノロジーと、ザイリンクスの UltraScale アーキテクチャおよび各種次世代ツールの全体にわたって更なる同時最適化を行う予定である。UltraScale はザイリンクスの ASIC クラス アーキテクチャで、そのスケーラビリティは 20 ナノメートル プレーナから 16 ナノメートル 以下の各種 FinFET テクノロジーまで、またモノシックから 3D IC におよんでいる。

### ザイリンクスについて

ザイリンクスは、All Programmable FPGA および SoC、3D IC の世界的なリーディング プロバイダーである。業界をリードするこれらデバイスと次世代設計環境および IP と共に提供することで、プログラマブル ロジックからプログラマブル システム インテグレーションまで、幅広いユーザー ニーズに応える。詳しい情報は、ウェブサイト [japan.xilinx.com](http://japan.xilinx.com) で公開している。

### TSMCについて

TSMCは世界最大の専業ファンドリーメーカーで、業界をリードするプロセス技術、及びファンドリー業界で最大のポートフォリオであるシリコン実証済みライブラリ、IP、デザインツール、リファレンスフローなどのサービスを提供している。TSMCは、先端12インチGigaFab™3拠点、8インチファブ4拠点、6インチファブ1拠点を所有しており、2013年のTSMCのウェーハの総生産量は、1650万枚(8インチ換算)を計画している。また、子会社であるWaferTechおよびTSMC(中国)でも生産を行っており、本社は、台湾の新竹にある。詳細については、[www.tsmc.com](http://www.tsmc.com) をご参照下さい。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Vivado、Zynq、その他本プレスリリースに記載のブランド名は米国およびその他の国のザイリンクスの登録商標または商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

TSMC Acting Spokesperson

Elizabeth Sun, Director, Corporate Communication Division

TEL: +886-3-5682085 Email: [elizabeth\\_sun@tsmc.com](mailto:elizabeth_sun@tsmc.com)

ザイリンクス株式会社 マーケティング本部 神保 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ: <http://japan.xilinx.com/index.htm>
- プレスリリース(日本語): [http://japan.xilinx.com/japan/j\\_prs\\_rls/](http://japan.xilinx.com/japan/j_prs_rls/)
- このリリースの全文は次の URL を参照のこと:  
[http://japan.xilinx.com/japan/j\\_prs\\_rls/2013/fpga/highest-performance-fpga-on-tsmc-16nm-finfet.htm](http://japan.xilinx.com/japan/j_prs_rls/2013/fpga/highest-performance-fpga-on-tsmc-16nm-finfet.htm)