

## ザイリンクス、PCI Express Gen3 準拠の内蔵ブロックで 生産性およびシステム性能を向上

業界最先端の PCI Express Gen3 ハード ブロックおよび 1866Mb/s DDR3 ソリューションを発表

ザイリンクス社 (本社 : 米国カリフォルニア州サンノゼ、NASDAQ : XLNX) は 6 月 27 日 (米国時間)、Virtex®-7 FPGA に新たに PCI Express® x8 Gen3 準拠のブロックを内蔵し、また外付けの DDR3 メモリをサポートするソリューションの提供開始を発表した。これは、[PCI Express Gen3](#) ベースのデザインを開始するのに必要な構築ブロックすべてを提供するものである。PCI Express Gen3 に準拠の内蔵ブロックを、1866Mb/s の高速メモリ インターフェイスとともに提供することによって、ユーザーは、通信やストレージ、サーバー アプリケーションなどで求められるシステム帯域幅の厳しい条件を満たすシステムを構築できる。

競合するメモリ ソリューションと比較して 40% の性能向上を実現するこのソリューションは、中間スピード グレードのデバイスとしては、最大のメモリ データ レートを実現し、ユーザーの生産性向上を支援する。また、Virtex-7 XT デバイスでは SR-IOV (Single-Root I/O Virtualization) 機能やマルチファンクション対応エンドポイントを提供するため、データ センターやクラウド コンピューティングなどで求められる新しいニーズに対応可能となる。

ザイリンクスの PCI Express プロダクト マネージャーであるケタン メータ (Ketan Mehta) は、「ユーザーは、中間スピード グレード デバイスを使用した高性能な PCI Express x8 Gen3 ベースのデザインを、最も低い BOM コストでインプリメント可能なコンポーネントを手に入れることとなります。さらに、迅速なリンク動作の確立が可能な、自動適応型 DFE (判定帰還型イコライザー) など自動調整機能を提供する業界トップクラスのトランシーバー技術が採用されているため、最高レベルの生産性が実現します。このように、PCI Express Gen3 規格をサポートする高速シリアル トランシーバーのセットアップおよび使用が簡略化されることで、開発期間が大幅に短縮されます」と述べている。

PCI Express Gen3 準拠のハード IP コアは、ザイリンクスの All Programmable デバイスとして最初の世代となる Virtex-7 XT/HT FPGA に搭載して提供される。また、1866Mb/s の DDR3 外部メモリ インターフェイスは、Kintex™-7 および Virtex-7 の両 FPGA に搭載され、PCI Express システムのスループットをさらに高める。ザイリンクスは、既製の PCI Express Gen3 システムを用いて Virtex-7 X690T FPGA で動作する内蔵ブロックを紹介する [PCI Express Gen3 ビデオ](#) を公開している。

PCI Express Gen3 準拠の内蔵ブロックを使用しないデザインの場合は、ザイリンクス アライアンス プログラムのメンバーである Northwest Logic 社や PLDA 社からソフト IP コアのサポートが提供されている。

### 供給体制

PCI Express 用ブロックを搭載する Virtex-7 X690T FPGA は既に提供を開始しており、ISE® Design Suite 14.1 ツールでデザインが可能である。また、ザイリンクス アライアンス プログラム メンバーのサード パーティ企業から提供される DMA エンジン および 1866Mb/s DDR3 外部メモリ インターフェイスなど、PCI Express x8 Gen3 ベースのデザインに必要なコンポーネントはすべて現在利用可能である。さらに、PCI Express Gen3

準拠のブロック内蔵の Virtex-7 X690T FPGA の [デモビデオ](#)も視聴できる。詳しい情報は、[japan.xilinx.com](http://japan.xilinx.com) で公開している [PCI Express](#) のサイトを参照、または販売代理店へお問い合わせされたい。中間スピード グレード デバイスである Kintex-7 325T FPGA 搭載のボードを使用した、[1866Mb/s DDR3 外部メモリ インターフェイス](#)のデモ ビデオも公開している。

#### ザイリンクスについて

ザイリンクスは、All Programmable FPGA および SoC、3D IC の世界的なリーディング プロバイダーである。業界をリードするこれらデバイスを次世代設計環境および IP と共に提供することで、プログラマブル ロジックからプログラマブル システム インテグレーションまで、幅広いユーザー ニーズに応える。詳しい情報は、[japan.xilinx.com](http://japan.xilinx.com) で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Zynq、Vivado、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。PCI、PCIe、PCI Express は PCI-SIG の商標であり、同社の許可のもとで使用されています。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング本部 竹腰 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ

ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のザイリンクス株式会社 ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/>
- プレスリリース (日本語) : [http://japan.xilinx.com/japan/j\\_prs\\_rls/](http://japan.xilinx.com/japan/j_prs_rls/)
- このリリースの全文は次の URL を参照のこと :  
[http://japan.xilinx.com/japan/j\\_prs\\_rls/2012/connectivity/pcie\\_gen3-ddr3\\_memory\\_solution.htm](http://japan.xilinx.com/japan/j_prs_rls/2012/connectivity/pcie_gen3-ddr3_memory_solution.htm)