



プレスリリース

2014 年 8 月 26 日

ザイリンクスと Pico Computing 社、 業界初の 15Gb/s ハイブリッド メモリ キューブ (HMC) インターフェイスを発表

All Programmable UltraScale デバイス向け高速シリアル メモリ ソリューションを両社で提供

ハイブリッド メモリ キューブ コンソーシアム (HMCC) のメンバーであるザイリンクス社 (本社：米国カリフォルニア州サンノゼ、NASDAQ：XLNX) と Pico Computing 社は 6 月 23 日 (米国時間)、ザイリンクスの All Programmable UltraScale™ デバイス向けに、業界初となる 15Gb/s ハイブリッド メモリ キューブ (HMC) インターフェイスを発表した。ザイリンクス UltraScale デバイスは 64 個のトランシーバーを利用して 4 レーンの HMC 帯域幅を完全にサポートし、最大 15Gb/s の動作を実現する。Pico Computing 社の HMC コントローラー IP はモジュラー型の非常にスケーラブルなフットプリントを採用しており、小型ながら圧倒的なメモリ帯域幅と抜群の電力性能比を実現している。両社のソリューションを組み合わせることで、ハイ パフォーマンス コンピューティング、パケット処理、波形処理、イメージビデオ処理などの分野において、15Gb/s HMC を利用したアプリケーションの設計を開始することが可能となる。

ハイブリッド メモリ キューブ は、帯域幅、電力効率、信頼性のすべてにおいて従来の基準を大幅に塗り替える高性能なメモリ ソリューションである。HMCC は HMC の技術仕様の策定に加え、HMC の広範な普及を目指してエコシステムの構築にも継続的に取り組んでいる。

ザイリンクスのパワー/メモリ製品担当テクニカル マーケティング ディレクターであるタマラ シュミツ (Tamara Schmitz) は、「業界で唯一出荷中の 20nm FPGA と動作検証済みの IP コアを組み合わせることで、15Gb/s の HMC デザインが市場に投入されることとなります。UltraScale FPGA は現在利用可能なデバイスとして唯一、4 レーンの HMC メモリ帯域幅を完全にサポートしており、データパスおよび制御信号用のトランシーバーも備えています」と述べている。

Pico Computing 社の HMC コントローラーには非常に多くのパラメーターがあり、顧客の設計目標に合わせてシステム構成を完全に最適化できる。アドレス指定する HMC リンクの数、内部ポートの数と幅、クロック速度、消費電力、パフォーマンス、面積をはじめ、多くのパラメーターを簡単な操作で調整するだけで必要なパフォーマンスを正確に得ることができる。

Pico Computing 社 CEO であるジェイミー カミンズ (Jaime Cummins) 氏は、「ザイリンクス UltraScale デバイスに容易にインプリメントできるように最適化された 我々の HMC コントローラー IP は、きわめて柔軟で効率的なシステムソリューションを実現します。この IP により HMC と UltraScale デバイスはどちらも最大のパフォーマンスで動作することになり、まったく新しいハイ パフォーマンス コンピューティング アプリケーションが可能になります」と述べている。

供給体制

Pico Computing 社の HMC コントローラー IP はすでに供給が開始されている。詳細は、www.picocomputing.com/products/hybrid-memory-cube-hmc-controller-ip/ を参照されたい。UltraScale デバイスの詳細は、japan.xilinx.com/ultrascale を参照されたい。

20nm UltraScale ファミリーについて

ザイリンクスの UltraScale デバイスは業界唯一の ASIC クラス プログラマブル アーキテクチャを有しているほか、ASIC レベルの Vivado® Design Suite および UltraFast™ 設計手法との組み合わせにより、ASIC クラスのメリットを実現できる。TSMC 社の 20SoC プロセス技術をベースにした UltraScale デバイスは、現在利用可能なソリューションと比べて消費電力を半分程度に抑えながら、システムのパフォーマンスとインテグレーションを 2 倍以上に向上できる。これらのデバイスは、次世代インターコネクトおよび ASIC 方式のクロッキング、ロジック ファブリックの大幅な見直し、量産実績のある第 2 世代の 3D IC 技術によりシステム レベルのボトルネックを解消するとともに、パフォーマンスに影響を与えずに高いデバイス利用率を安定的に実現できる。

Pico Computing 社について

Pico Computing 社はハイ パフォーマンス コンピューティング分野におけるテクノロジー リーダーである。エッジからデータ センター、デスクトップまでビッグ データ コンピューティングのあらゆる課題を解決するモジュラー型のスケラブルな HPC および組み込みシステムを提供している。PCI Express ベースの HPC アプリケーションでもスタンドアロンの組み込みアプリケーションでも、FPGA テクノロジーをベースにした Pico Computing 社の超スケラブルなアーキテクチャではパフォーマンスが数桁向上するのみならず、エネルギー コストの大幅な削減、業界最小のフォーム ファクター、アプリケーション デザインの簡略化も達成できる。詳細は、www.picocomputing.com を参照されたい。

ザイリンクスについて

ザイリンクスは、All Programmable FPGA および SoC、3D IC の世界的なリーディング プロバイダーである。業界をリードするこれらデバイスを次世代設計環境および IP とともに提供することで、プログラマブル ロジックからプログラマブル システム インテグレーションまで、幅広いユーザー ニーズに応える。詳しい情報は、ウェブサイト japan.xilinx.com で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Vivado、Zynq、その他本プレスリリースに記載のブランド名は米国およびその他の国のザイリンクスの登録商標または商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング部 神保 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/index.htm>
- プレスリリース (日本語) : http://japan.xilinx.com/japan/j_prs_rls/
- このリリースの全文は次の URL を参照のこと :
http://japan.xilinx.com/japan/j_prs_rls/2014/ip/first-15gbs-hybrid-memory-cube-interface-for-ultrascale.htm