

2011年11月8日

アルテラ、Quartus II 開発ソフトウェア最新版 v11.1 をリリース ～Arria V および Cyclone V FPGA をサポートし、 生産性をさらに向上～

アルテラ・コーポレーション(本社: 米国カリフォルニア州サンノゼ、社長兼 CEO: ジョン・デイナ、日本法人: 東京都新宿区西新宿、代表取締役社長: 日隈 寛和、NASDAQ: ALTR、以下、アルテラ)は、米国時間11月7日(日本時間11月8日)、CPLD、FPGA、HardCopy® ASICデザインにおいて、業界で最も優れた性能と生産性を実現する開発ソフトウェア「Quartus® II」の最新バージョン、「Quartus II v11.1」をリリースいたしました。

当バージョンでは、Arria® V およびCyclone® V FPGAのコンパイル・サポート、およびStratix® V FPGAサポートの強化など、アルテラの28nm FPGA製品向けのサポートが拡充されています。また新たに、アルテラのシステム・レベルのデバッグ・ツール、「システム・コンソール」のサポートが追加されました。システム・コンソールは、デバッグの抽象化レベルを高めるとともに、アルテラのSignalTap™ II エンベデッド・ロジック・アナライザなどのデバッグ・ツールと連携させることができるため、検証時間を飛躍的に短縮することが可能です。

Quartus II v11.1は、Arria V およびCyclone V FPGAのコンパイル・サポートを提供します。Arria V FPGAは、ミッドレンジ・アプリケーションにおいて、低い消費電力と高い性能、並びに低いコストを最適なバランスで提供します。Cyclone V FPGAは、28nm FPGAにおいて、最も低いシステム消費電力とシステム・コストを実現します。また、Quartus II v11.1では、PCI Express® PCIe® Gen3のサポートやDDR3/QDRIIメモリ向けビットストリーム生成機能など、アルテラのハイエンド28nm Stratix V FPGA向けのサポートが追加されています。

Quartus II v11.1に付属するコンフィギュラブルかつインタラクティブなシステム・コンソール・ツールは、システム・デバッグの様々な要件を満たし、実使用時でのデータの分析・解析、およびシステム性能の監視が可能になります。システム・コンソールを使用する設計者は、先進のプログラミング環境でTCL (Tool Command Language)を元にして、Qsysに対応する高機能な計測回路や検証ソリューションを活用できる検証スクリプトやカスタムのグラフィカル・ユーザー・インタフェースを迅速に構築することが可能になります。当ツールは、デザインのシミュレーション、ラボ・テストおよび導入段階で利用できるよう設計されており、リソースの使用を最小限に抑えながら、ハードウェア・コンパイルのステップ数を減らし、生産性を向上させることができます。システム・コンソールのオンライン・デモンストレーションは、アルテラのWebサイト (<http://www.altera.co.jp/systemconsole>)をご覧ください。

Quartus II v11.1 その他の新機能概要

- **トランシーバ・ツールキット**
Stratix V FPGAトランシーバに搭載される、信号品質のオンチップ・モニタリングが可能なEyeQ機能をサポートし、イコライズされたトランシーバ・アイを分析することで、最適な信号品質を得ながら、ビット・エラー・レート(BER)を抑えることが可能です。
- **Qsysシステム統合ツールの機能拡張**
サードパーティ製のシミュレーション・ツールのサポートを拡充し、ARM® AMBA® AXI™プロトコルのベータ版サポートを追加しました。
- **SoC開発環境**
統合SoCデザイン環境のプレビュー版が搭載されています。これはアルテラSoC FPGAを用いたハードウェアとソフトウェアの協調設計に使用し、設計プロセスを加速させるものです。プロセッサとFPGA開

発の双方において、使い慣れたツールと開発フローを使用することで、生産性を最大限に向上させることが可能です。

アルテラ ソフトウェア、DSPおよびIPマーケティング担当ディレクターのアレックス・グルビック(Alex Grbic)は、「Quartus II v11.1で当社の Arria V と Cyclone V がサポートされたことにより、性能要件を満たしながら、28nmノードで業界最小の消費電力を実現し、広範なアプリケーションでシステム・コストを低減させることが可能となります。また、この最新バージョンでは、最新のシステム・レベルのデザイン・ツールを活用して、28nmデザインを迅速に設計、検証、デバックできるようになります」と述べています。

Quartus II v11.1 の新機能についての詳細情報は、アルテラの Web サイト (<http://www.altera.co.jp/q2whatsnew>)をご覧ください。

価格と出荷時期

Quartus II v11.1のサブスクリプション・エディション、ならびに無償のウェブ・エディションはともに、アルテラのウェブサイトから入手可能です。アルテラのソフトウェア・サブスクリプション・プログラムは、ライセンス料とメンテナンス料を合わせて年間費用として支払うことができるように簡素化されています。「Quartus II 開発ソフトウェア サブスクリプション契約」には、Quartus II 開発ソフトウェア、「ModelSim® Altera Starter Edition」、アルテラのIPコアで最もよく利用されている14個のIPコア(DSP とメモリ)で構成されている「IP Base Suite」の全ライセンスが含まれています。年間費用は、米国内販売価格2,995ドル(ノード・ロックPCライセンス時)で、アルテラのeStoreまたは販売代理店からご購入いただけます。

アルテラ・コーポレーションについて

アルテラ・コーポレーションは、プログラマブル・ロジック・ソリューションの世界的リーディング・カンパニーです。1983年にシリコンバレーで創業した世界で最初のファブレス企業であり、1988年に NASDAQ に上場しました。FPGA / CPLD、ASICなど、カスタム・ロジックの分野におけるテクノロジー・リーダーとして高成長を続け、顧客企業のイノベーションに貢献しています。世界各国に拠点をもち、日本法人である日本アルテラ株式会社は1990年に設立されました。顧客志向のソリューションが高く評価され、日本における PLD 市場でトップシェアを維持しています。

アルテラに関する詳細情報は、同社Webサイト(www.altera.co.jp)をご覧ください。Facebook、RSS、Twitterでも情報提供を行っています。

- ALTERA, ARRIA, CYCLONE, HARDCOPY, MAX, MEGACORE, NIOS, QUARTUS, STRATIXの製品名ならびにロゴは、アルテラ・コーポレーションの米国およびその他の国における登録商標です。ARMおよびAMBAと、AXIは、それぞれEUおよびその他の国におけるARM Limitedの登録商標と商標です。商標またはサービス・マークとして記載されている製品名ならびにロゴはすべて、<http://www.altera.com/legal> に記載されているとおり、各所有企業に帰属します。

<この件についてのお問い合わせ先>

日本アルテラ株式会社 マーケティング 渋谷
TEL: (03)3340-9480(代) FAX: (03)3340-9487