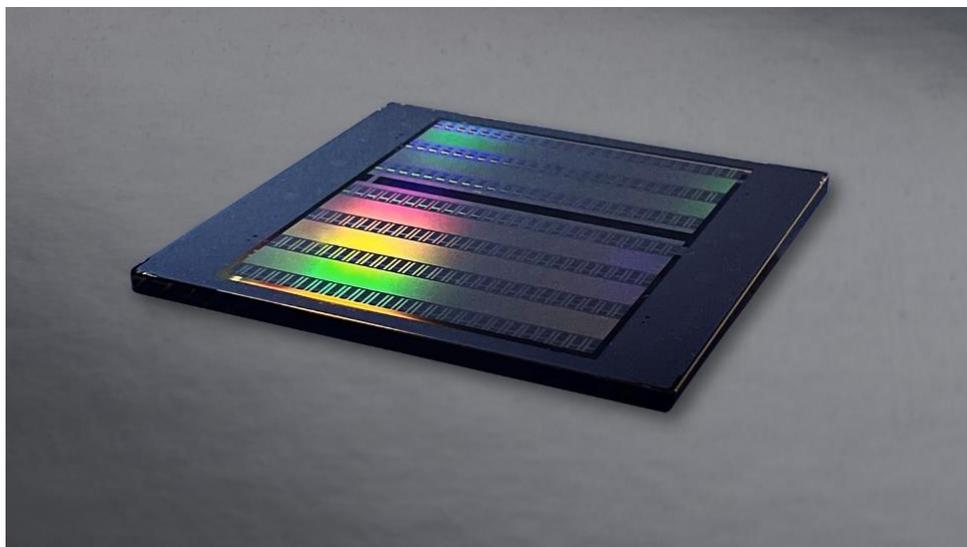


2024年2月7日
株式会社トッパンフォトマスク**トッパンフォトマスク、IBM と EUV フォトマスクの共同開発を開始**

IBM の 2 ナノメートルプロセス技術向け EUV フォトマスクの実用化を推進

TOPPAN ホールディングスのグループ会社である株式会社トッパンフォトマスク(本社:東京都港区、代表取締役社長 CEO:二ノ宮 照雄、以下 トッパンフォトマスク)は、次世代半導体向けの高 NA EUV(※1)を含む、EUV リソグラフィ(※2)を使用した 2 ナノメートル (nm) ロジック半導体プロセスノード(※3)対応のフォトマスクに関する共同研究開発契約を、IBM(本社:米国ニューヨーク州、会長兼 CEO Arvind Krishna)と締結しました。

今回の契約に基づき、2024年2月から5年間、アルバニー・ナノテク・コンプレックス(米国ニューヨーク州)(※4)とトッパンフォトマスクの朝霞工場(埼玉県新座市)で、フォトマスク開発を共同で行います。



EUV フォトマスク © Toppan Photomask Co., Ltd.

2nm ノード以細の半導体の量産には、これまで主流であった「ArF エキシマレーザー(※5)」を光源とする露光技術をはるかに超える、高度な材料選択とプロセス制御の知識が必要となります。今回のトッパンフォトマスクと IBM の合意により、両社の持つ材料技術と製造プロセス制御技術を融合し、2nm ノード以細の半導体量産に向けたソリューションの提供を目指します。

■ 共同研究開発の背景

トッパンフォトマスクはワールドワイドな生産体制を構築する唯一のフォトマスクメーカーとして、半導体用フォトマスクの外販市場におけるトップシェアを占めており、EUV 露光用マスクや基板材料の開発と製造に積極的に取り組んでいます。また、最先端のマルチビーム描画装置を複数台導入し、最新の半導体市場の要求にも応えています。

IBM の半導体開発の取り組みは、アルバニー・ナノテク・コンプレックスにある研究所を拠点として行われています。そこでは、IBM の研究員たちが公共機関や民間企業のパートナーと緊密にコラボレーションし、ロジック・スケールや半導体の能力の限界を超えるために働いています。

これまで両社は 45nm ノードを皮切りに、32nm、22/20nm、14nm といった各世代の先端半導体用フォトマスクや、初期段階の EUV フォトマスクの研究・開発を、2005 年から 2015 年にかけて共同で推進してきました。このたび新たな取り組みとして、次世代半導体向けの高 NA EUV フォトマスクを含む、EUV リソグラフィを使用した 2nm ロジック半導体プロセスノードに関する共同開発を 2024 年 2 月から開始します。

■ 今後の目標

トッパンフォトマスクは、IBM と共に半導体の微細化を支援し半導体産業の発展を促進させ、日本の半導体産業の成長に寄与することを目指します。また、今後 2nm 以細の微細化の実現にも貢献していきます。

■ IBM グローバル半導体研究開発担当副社長 Huiming Bu 氏のコメント

2nm ノード以細の半導体設計・製造においては、EUV および高 NA EUV リソグラフィを活用した新たなフォトマスク技術が重要な役割を果たすと考えられます。トッパンフォトマスクとの協業では、日本の半導体サプライチェーンにおいて不可欠である、ファウンドリの先端製造体制を実現するために、新しいソリューションの開発によって先端ロジック半導体の微細化におけるイノベーションを加速することを目指しています。

■ トッパンフォトマスクについて

株式会社トッパンフォトマスクは、半導体用フォトマスクの製造・販売会社として、凸版印刷株式会社（現 TOPPAN ホールディングス株式会社）からの会社分割により設立され、2022 年 4 月より営業を開始しました。東京に本社を構え、世界各地に広がる顧客サービスネットワークと、主要な地域にある 8 つの製造拠点を活用し、業界最先端の技術開発力で、外販フォトマスクのリーディングカンパニーとして半導体産業の発展に貢献します。さらに、ナノインプリントモールドを始めとする微細加工製品にも事業領域を拡大していきます。<https://www.photomask.co.jp/>

※1 高 NA EUV

高 NA (Numerical Aperture: 開口数) EUV は EUV リソグラフィの進化形で、より微細なパターンを作る技術。高 NA は光を集め、微細な構造をより正確に作り出す。これにより、半導体チップの性能や電力効率が向上する。

※2 EUV リソグラフィ

極端紫外線 (EUV) 光 (波長約 13.5nm) を使用し、微細な半導体パターンを作成する技術。この短い波長は、より微細な構造を可能にし、半導体チップの性能向上に寄与する。

※3 プロセスノード

半導体の製造技術 (半導体プロセス) の世代を表す指標。

※4 アルバニー・ナノテク・コンプレックス

ニューヨーク州政府が主導し設立したナノ電子工学の研究開発を目的とした産学官コンソーシアム。

※5 ArF エキシマレーザー

半導体製造で用いられる特殊な光源。波長が 193nm と非常に短いため、微細なパターンを形成するのに適している。

* 本ニュースリリースに記載された商品・サービス名は各社の商標または登録商標です。

* 本ニュースリリースに記載された内容は発表日現在のものです。その後予告なしに変更されることがあります。

以 上