

## ザイリンクス、Spartan-7 FPGA ファミリーを発表

### コストを重視するアプリケーション向けの柔軟で I/O 数の多いデバイス

ザイリンクス社 (本社：米国カリフォルニア州サンノゼ、NASDAQ: XLNX) は 11 月 19 日 (米国時間)、Spartan®-7 FPGA ファミリーを発表した。Spartan-7 FPGA は、コストを重視するアプリケーション向けの I/O 数の多いデバイスである。Spartan-7 FPGA ファミリーは、自動車、民生機器、インダストリアル IoT (I-IoT)、データ センター、ワイヤードおよびワイヤレス通信、携帯医療ソリューションなど、広範な市場におけるコネクティビティの要件に対応する。新しい Spartan-7 FPGA は、無料で使用できる [Vivado® Design Suite WebPACK™ Edition](#) をはじめ、Vivado Design Edition および Vivado System Edition に対応しており、統合から実装までを最短時間で実現できる。

Spartan-7 FPGA ファミリーは、小型フォーム ファクタ パッケージに高速 I/O 機能を備えており、コスト重視の市場において極めて重要な要件を実現する。Spartan-7 FPGA ファミリーは、前世代ファミリーと比べて単位ワット当たりの価格性能比で最大 4 倍の性能向上を実現しており、柔軟なコネクティビティ機能、インターフェイスブリッジ機能およびコンパニオン チップ機能をもたらす。

ザイリンクスの FPGA & SoC プロダクト マネージメントおよびマーケティング担当シニア ディレクターであるカーク サバーン (Kirk Saban) は、「ザイリンクスは、[Spartan](#) クラスの製品により、コストを最適化したソリューションを長年にわたり提供してきました。今回の Spartan-7 FPGA ファミリーの発表によりザイリンクスは、I/O 密度や小型フォーム ファクタ パッケージ、電力効率の要件において、今後も何世代にもわたってリーダーシップを維持、拡大するために、たゆまぬ努力を続けていくことをあらためて示しました」と述べている。

新しい Spartan-7 FPGA ファミリーは、業界最先端の Vivado Design Suite とともに最適化され、IP およびシステムセントリックの開発環境を提供することで、コストを重視する市場において常に求められる開発サイクルおよび製品開発期間の短縮化に対応する。Spartan-7 FPGA ファミリーは既存の Xilinx 7 シリーズのポートフォリオを拡充するものであり、TSMC 社の 28nm HPL (高性能 / 低消費電力) プロセスで製造される。

### ザイリンクスについて

ザイリンクスは、All Programmable FPGA、SoC、MPSoC、3D IC の世界的なリーディング プロバイダーである。ソフトウェア定義でハードウェアが最適化されたアプリケーションを可能にすることによって、クラウド コンピューティング、SDN/NFV、ビデオ / ビジョン、インダストリアル IoT および 5G ワイヤレスなどの分野に飛躍的進歩をもたらす。詳しい情報は、ウェブサイト [japan.xilinx.com](http://japan.xilinx.com) で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Vivado、Zynq、その他本プレスリリースに記載のブランド名は米国およびその他各国のザイリンクスの登録商標または商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング部 神保 TEL: 03-6744-7740/FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木/関 TEL: 03-5269-2301/FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/index.htm>
- プレスリリース (日本語) : [http://japan.xilinx.com/japan/j\\_prs\\_rls/](http://japan.xilinx.com/japan/j_prs_rls/)
- このリリースの全文は次の URL を参照のこと :  
[http://japan.xilinx.com/japan/j\\_prs\\_rls/2015/fpga/spartan-7.htm](http://japan.xilinx.com/japan/j_prs_rls/2015/fpga/spartan-7.htm)