

ザイリンクス、16nm UltraScale+ デバイス向けのツールおよび資料を一般公開

市場での 16nm UltraScale+ の普及を推進、 28nm デバイス比 で 単位ワット当たり 2 ～ 5 倍のシステムレベル性能を実証

ザイリンクス社 (本社 : 米国カリフォルニア州サンノゼ、NASDAQ : XLNX) は 12 月 8 日 (米国時間)、Vivado® Design Suite HLx Edition、エンベデッド ソフトウェア開発ツール、Xilinx Power Estimator (XPE)、Zynq® UltraScale+ MPSoC および Kintex® UltraScale+ デバイス向け技術資料を含む、16nm UltraScale+™ ファミリの開発環境を一般公開した。これにより設計者は、UltraScale+ ポートフォリオの単位ワット当たりの性能が、28nm デバイスと比較して 2 ～ 5 倍に向上することを自身で設計して確認することが可能になる。今回発表された 16nm デバイス向けツールの一般公開は業界初であり、市場における 16nm UltraScale+ デバイスの幅広い採用を可能にする。Vivado Design Suite は、UltraScale+ ポートフォリオが持つ単位ワット当たりの性能アドバンテージと、SmartCORE™ および LogiCORE™ の包括的な IP カタログの双方を最大限に活用できるよう最適化されている。今回の発表は、TSMC 社の 16nm FF+ (FinFET プラス) プロセスを採用した業界初の All Programmable マルチプロセッサ SoC (MPSoC) のテープアウト (2015 年 7 月)、16nm UltraScale+ ポートフォリオ向け開発環境 Vivado Design Suite のアーリーアクセス版の発表 (2015 年 7 月) および 16nm All Programmable MPSoC の顧客向け初出荷 (2015 年 9 月) を含む、これまでの UltraScale+ ポートフォリオのマイルストーンに続くものである。

ザイリンクスの FPGA & SoC プロダクト マネージメントおよびマーケティング担当シニア ディレクターであるカーク サバーン (Kirk Saban) は、「16nm プログラマブル デバイス向けの一般公開ツールおよび資料を提供する業界唯一のサプライヤとしてザイリンクスは、最先端の SoC および FPGA が市場で主流となるように推進していきます。すべてのお客様は、次世代アプリケーションにおいて、UltraScale+ ポートフォリオが持つ優れた単位ワット当たり性能アドバンテージを実証できるようになります」と述べている。

供給体制

Zynq UltraScale+ および Kintex UltraScale+ デバイスは、[Vivado Design Suite HLx Edition](#) でサポートされる。[ザイリンクスのソフトウェア開発キット](#)、[Xilinx Power Estimator \(XPE\)](#)、[Zynq UltraScale+](#) および [Kintex UltraScale+](#) ファミリー向け技術資料はダウンロードが可能である。ザイリンクスの開発環境の詳細については、[ザイリンクス ハードウェア開発者ゾーン](#) および [ザイリンクス ソフトウェア開発者ゾーン](#) をご覧いただきたい。

Vivado Design Suite HLx Edition について

Vivado Design Suite HLx Edition は、All Programmable SoC および FPGA の設計と再利用可能なプラットフォームの構築において、非常に高い生産性を実現できるようになる。すべての HLx Edition に C/C++ ライブラリを含む Vivado 高位合成 (HLS)、Vivado IP インテグレーター (IPI)、LogicCORE IP サブシステムおよび完全な Vivado 実装ツール スイートが含まれ、ユーザーは最も生産的で高度な C および IP ベースのデザイン フローをすぐに採

用できる。新しい [UltraFast™ 高生産性設計手法ガイド](#)と組み合わせることで、ユーザーは従来の手法と比較して 10 ～ 15 倍の生産性を実現できる。

Xilinx UltraScale+ ポートフォリオについて

16nm UltraScale+ ファミリーは、FPGA、3D IC および MPSoC で構成されており、新しいメモリ、3D-on-3D、マルチプロセッシング SoC (MPSoC) テクノロジーを組み合わせている。また、さらに高いレベルの性能および統合を可能にするため、インターコネク最適化テクノロジーである SmartConnect も組み込まれている。UltraScale+ はシステム レベルで最適化されており、従来のプロセス ノードの移行を大きく超える価値を提供する。28nm デバイスと比較して、システム レベルでの単位ワット当たりの性能は 2 ～ 5 倍となり、システム集積度とインテリジェンスが大きく向上するとともに、最高のセキュリティ性能と安全性を提供する。

ザイリンクスについて

ザイリンクスは、All Programmable FPGA、SoC、MPSoC、3D IC の世界的なリーディング プロバイダーである。ソフトウェア定義でハードウェアが最適化されたアプリケーションを可能にすることによって、クラウド コンピューティング、SDN/NFV、ビデオ / ビジョン、インダストリアル IoT および 5G ワイヤレスなどの分野に飛躍的進歩をもたらす。詳しい情報は、ウェブサイト japan.xilinx.com で公開している。

※ ザイリンクスの名称およびロゴ、Artix、ISE、Kintex、Spartan、Virtex、Vivado、Zynq、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング部 神保 TEL: 03-6744-7740 / FAX: 03-5436-0532

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木 / 関 TEL: 03-5269-2301 / FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ : <http://japan.xilinx.com/index.htm>
- プレスリリース (日本語) : http://japan.xilinx.com/japan/j_prs_rls/
- このリリースの全文は次の URL を参照のこと :
http://japan.xilinx.com/japan/j_prs_rls/2015/tools/16nm-ultrascale-plus-design-environment.htm