

## ザイリンクス、HDMI 2.1 IP サブシステムを発表

### 8K UHD 映像をサポートし、次世代のビデオ キャプチャ、ディスプレイ、処理、機械学習を実現

アダプティブ / インテリジェント コンピューティングのリーダーであるザイリンクス社 (本社：米国カリフォルニア州サンノゼ、NASDAQ: XLNX) は 2 月 5 日 (中央ヨーロッパ時間)、IP (知的設計資産) コアのポートフォリオを拡充し、新たに HDMI™ 2.1 IP サブシステムを追加したことを発表した。カメラ、ストリーミング メディア プレイヤー、業務用モニター、LED ウォール、プロジェクター、KVM などの業務用 AV 機器や、8K 映像を処理できるようアップグレードされたエンド ポイントおよびインフラストラクチャなどの放送機器にザイリンクスのデバイスを搭載することで、最大 8K (7680 x 4320 ピクセル) の UHD (超高精細) 映像の送受信および処理が可能になる。

放送機器、業務用 AV 機器、車載機器、監視機器など、さまざまなアプリケーションにおいて、収益化とワークフロー向上のために機械学習を導入する顧客が増えている。HDMI 2.1 のデータ レートは、高い信頼性を誇るザイリンクスの高速 I/O トランシーバーによって提供される。この高速 I/O トランシーバーと HDMI 2.1 がサポートするネイティブ 8K インターフェイスを組み合わせることにより、複数の ASSP や固定機能製品を置き換え、単一のザイリンクス デバイスだけで処理、圧縮から高品質な分析および意思決定までをサポートすることが可能である。

業務用 AV およびブロードキャスト マーケット担当ディレクターを務めるラメシュ アイヤー (Ramesh Iyer) は、「映像の臨場感や没入感を高めるため、今日の業務用 AV および放送市場では、高解像度、高フレームレート、高ダイナミック レンジへの要求が高まり続けています。このたび、ザイリンクスのお客様は、完全な HDMI 2.1 インターフェイスをオンチップで実装し、8K 映像処理をネイティブに実行できる高集積な設計を実現できるようになりました。また、この機能を 8K over IP ストリーミング用の 8K ライトウェイト メザニン コーデックと組み合わせることで、設置面積、消費電力、BOM コストを削減することが可能になります」と述べている。

2 月 5 日～ 8 日にオランダ、アムステルダムの RAI Amsterdam で開催される ISE Integrated Systems Europe (ISE 2019) において、ザイリンクスはこの HDMI 2.1 IP サブシステムのほか、圧縮、ビデオ処理、デジタル サイネージ分析用の幅広いコアを展示する。ブース番号は 15-D240 である。

### ザイリンクスについて

ザイリンクスは、エンドポイントから、エッジ、クラウドに至るまで、多種多様なテクノロジーで迅速なイノベーションを可能にする、極めて柔軟なアダプティブ プロセッサおよびプラットフォームを開発している。ザイリンクスが発明したテクノロジーには、FPGA、ハードウェア プログラマブル SoC、ACAP などがある。ザイリンクスは、インテリ

ジェント、コネクテッドかつアダプティブな未来の世界を実現するため、業界で最もダイナミックなプロセッサ テクノロジーを提供する。詳しい情報は、ウェブサイト [japan.xilinx.com](http://japan.xilinx.com) で公開している。

※ ザイリンクスの名称およびロゴ、その他本プレスリリースに記載のブランド名は米国およびその他の各国のザイリンクスの登録商標または商標です。HDMI は HDMI Licensing LLC の商標です。その他すべての名称は、それぞれの所有者に帰属します。

このプレスリリースに関するお問い合わせは下記へ

ザイリンクス株式会社 マーケティング部 周藤 [media@xilinx.com](mailto:media@xilinx.com)

株式会社井之上パブリックリレーションズ ザイリンクス広報担当 鈴木／関／橋本

TEL: 03-5269-2301 / FAX: 03-5269-2305

下記のザイリンクス株式会社ウェブサイトもご参照ください。

- トップページ: <http://japan.xilinx.com/>
- プレスリリース (日本語): <https://japan.xilinx.com/news/press.html>
- このリリースの全文は次の URL を参照のこと:  
<https://japan.xilinx.com/news/press/2019/xilinx-introduces-hdmi-ip-subsystem.html>