

# 高い周波数利用効率と低い消費電力を両立するユビキタス&低炭素社会が求める無線送信技術

無線通信のデジタル変調方式において、周波数利用効率と電力利用効率は両立が困難だった。信号を増幅する前にデジタル信号処理でピーク電力を落とす本技術は、高い周波数利用効率を維持したまま、高い電力利用効率(低消費電力)の無線通信を可能にする。



▲本研究開発で用いた伝送実験装置

- (注1) シェイピング技術：無線などでデータを送るときは、雑音、干渉、減衰などのエラー要因が多く、雑音によるエラーを防ぐには送信電力を上げる必要がある。しかしながら送信する信号系列のパターンをうまく制御すれば、雑音への耐性を保ったまま平均送信電力を下げるができる。このような技術を一般にシェイピング技術という。特に、送信系列パターンの制御に誤り訂正符号<sup>(注2)</sup>の構造を用いる手法をトレリスシェイピングという。本研究では、このトレリスシェイピングを用いて平均電力ではなくピーク電力を低減することを実現した。
- (注2) 誤り訂正符号：通信によりデータを送るとき、エラー(誤り)が生じて送ったデータと受け取ったデータが異なる場合がある。その際、受け取った側で、そのデータが正しいかどうか判断し誤りを訂正できるようにするために追加のデータ列を付け加えて送ることがある。このような技術を「誤り訂正符号」という。

- **トレリスシェイピング<sup>(注1)</sup>**を用いた本技術は、送信機だけでなく受信機でも利用することにより、無線送信につきもののエラーを少なくすることができます。
- 上記により、雑音に対する耐性が向上するため、所要の送信電力を減少させることも可能となり、一層の低消費電力が期待できます。

## 競合技術への強み

	回路規模・コスト	電力効率の改善	備考
(1) $\pi/4$ -QPSK 変調技術	◎ 非常にシンプル	△ ～数%程度	単純な位相回転のみで実装できますが、ピーク電力低減効果は小さく、また多値変調方式等への拡張性はありません。
(2) パワーアンプの効率化技術	△ アナログ回路で実装・設計が困難	○ ～20%程度	複数のアナログ回路を組み合わせで実装されるものが多く、その場合は回路規模が大きくなります。また回路損失が設計に大きく依存します。特に広帯域信号に対しては高効率な回路設計が難しいといわれています。
(3) 本研究で開発した技術	○ デジタル回路で実装・集積化可能	◎ 10～30%程度	デジタル信号処理で実装でき、周波数利用効率の高い多値変調方式への拡張も容易です。回路規模と電力効率の改善量にはトレードオフの関係がありますが、ASICにより実装すれば回路規模を大幅に抑えることが可能です。

▲送信電力の効率化技術(ソフト技術・ハード技術)に関する従来技術と本技術との比較表

- ① 通信するときに必要な送信電力エネルギーを10～30%減らすことができ、省エネの実現により地球温暖化の防止にも貢献する技術です。
- ② 私たちが使える無線通信の周波数資源は飽和に近づいています。高い周波数効率、周波数資源の有効利用につながります。
- ③ 高い周波数効率を維持したまま消費電力を抑えるので、電池により駆動する通信システムの場合、これまで以上の長時間駆動が可能になります。
- ④ 無線通信だけでなく、有線の通信にも応用できると考えられます。

## ここがポイント

ユビキタス社会を迎え、無線通信には高い周波数利用効率と同時に、高い電力利用効率(低消費電力)を持つシステムが求められています。

中距離以上の通信には、パワーアンプによる信号波形の電力増幅が必要ですが、増幅するときに入力信号の平均電力ではなく、出力信号のピーク電力が制限されます。それゆえ、アンプに信号を入力する際に、平均電力を落とさなければなりません。そうすると電力利用効率が劣化し、増幅に使われなかったエネルギーは熱になります。

周波数利用効率を上げるためには、いくつかの方法が提案されていますが、いずれもピーク電力の上昇が避けられません。ピーク電力が上がるとアンプの電力利用効率が落ち、発熱が大きくなります。

私たちの究極のテーマは、高い周波数利用効率を保ったまま、ピーク電力を低減することです。その解決法として、増幅する前にデジタル信号処理でピーク電力を落とす方法を探究しました。



▲本技術によるピーク電力の低減を行わなかった場合(左)とピーク電力の低減を行った場合(右)の時間波形(縦軸:送信信号の振幅、横軸:時間)。左は波か0になったりピークを示したりするので、平均電力と電力利用効率は低くなる。具体的には電力増幅の際には出力信号のピーク電力が制限されるので、ピークの値が高いと平均電力を落とさなければならず、電力利用効率が劣化する。右は決して0になることなく変動が緩やか。したがって、ピークが低く抑えられるので平均電力が高く、電力利用効率は向上する。

そこで注目したのが「トレリスシェイピング」という技術で、誤り訂正符号を用いて信号に冗長度(自由度)を与える手法です。私たちは、この符号の選び方を工夫すれば平均電力やピーク電力を下げるができると考えてシミュレーションを行い、また送信機を実装した信号出力装置による伝送実験で効果を確かめました。その結果、高い周波数利用効率を維持したまま、これまでの10～30%低い消費電力での通信を可能にする技術の開発に成功しました。

## ブレイクスルーへの道のり

**2002年**：電気通信大学において助手として勤務中、今回の研究開発のきっかけとなる、直交周波数分割多重(OFDM)変調信号のピーク電力を低減するシェイピング技術を考案。国際会議で発表するとともに、国外論文誌へ投稿する。本研究テーマを発展させるために総務省の競争的研究資金制度に応募するが、不採択となる。

**2003年**：横浜国立大学へ移り、文部科学省科研費、財団法人テレコム先端技術研究支援センター、電気通信普及財団から支援を受けて関連研究を行う。また10月より一年間米国ハーバード大学で別の研究プロジェクトにも従事する。

**2004年**：帰国後、自ら立ち上げた研究室において、本研究プロジェクトを再開する。先に投稿した論文が国外論文誌に掲載される。

**2005年**：十数年来、社会の強いニーズである無線通信における高い周波数効率と消費電力の低減の両立をテーマに研究を重ねてきたが、その結果が見通せるようになったので、平成17年第1回産業技術研究助成公募に応募。採択され、プロジェクトを本格的にスタートする。これまでの研究において、実験のために大がかりに機材を購入したり、実験設備を設計・製作したりする経験はほとんどなく、デジタル回路の設計も一から始めなければならず、苦労が多かった。

**2006年**：大学院生とともにシングルキャリアのシェイピング技術を発明した。ここまでの成果を出している例は世界にない。実際に私たちも、本当にこんな成果が出て良いの!?!というくらいに驚いた。特許出願、国際会議および国外論文誌へ投稿。IEEEという国際的にレベルの高い論文誌にも採択された。

**2007年**：大学院生とともにシェイピング技術のFPGAによる実装を行う。また、企業から本プロジェクトに関連する受託研究を受ける。

**2008年**：先に投稿した論文が投稿から14ヶ月を経て国外論文誌への採択が決定する。

## ■サクセス・キー

本研究プロジェクトを主体的に担ってくれた優秀な大学院生に恵まれたことが、成功の鍵でした。実際にプログラムを組んだのはこの大学院生でしたが、彼がシミュレーションの結果を持ってきたときに、え！こんなに下がるの！と驚くほどの成果でした。情報通信システム分野のみでなく、パワーアンプ等の高周波アナログ回路を扱う学会・国際会議にも積極的に参加し、研究動向の調査および発表を行ったことが、研究の進むべき方向性やアイデアを生む土壌となりました。

## ■ネクスト・ストーリー

現時点の技術では送信にかかる計算量が多いので、それを減らして簡単に使えるように改良していきます。本技術の用途としては、携帯電話にも適用可能ですが、標準化など規格化が実現されないと利用されないため、まずは独自に開発、実装できるようなシステム、例えばセンサーネットワークなどに適用していきたいと考えています。

また技術の洗練、適用という視点とは別に、社会へのアピールも考えています。無線通信の発熱問題は世の中にほとんど認知されていません。本研究の実証実験を行うことにより、どれだけ省エネルギーに貢献できるのかが明らかになっていきたいと考えています。



**プロジェクトID・研究テーマ名・年度**

05A12006d「低消費電力・高速無線通信システムの研究開発」(平成17年度第1回公募)

**代表研究者・所属機関・所属部署名・役職名**

落合秀樹 横浜国立大学・大学院工学研究院・准教授